

بِسْمِ اللّٰهِ الرَّحْمٰنِ الرَّحِیْمِ

مدارهای VLSI پیشرفته



# مدارهای VLSI پیشرفته

تألیف و ترجمه

مریم نوروزی

دکتر محمدحسین معیری

دکتر کیوان ناوی



۶۶۱

مرکز چاپ و انتشارات دانشگاه شهید بهشتی

مدارهای *VLSI* پیشرفته

تألیف و ترجمه مریم نوروزی - دکتر محمدحسین معیری - دکتر کیوان ناوی

ویراستار: سارا قدیمی

حروف‌نگار و صفحه‌آرا: سمیرا دهقان

طراح جلد: امیرشاهرخ فریوسفی

ناظر چاپ: صفر ممیزاد

چاپ اول: ۱۳۹۶

شمارگان: ۱۰۰۰

قیمت: ۲۸۰.۰۰۰ ریال

کلیه حقوق برای دانشگاه شهید بهشتی محفوظ است.

سرشناسه:	نوروزی، مریم، ۱۳۶۳ -
عنوان و نام پدیدآور:	مدارهای <i>VLSI</i> پیشرفته/ مریم نوروزی، محمدحسین معیری، کیوان ناوی.
مشخصات نشر:	تهران: دانشگاه شهید بهشتی، مرکز چاپ و انتشارات، ۱۳۹۶.
مشخصات ظاهری:	دوازده، ۳۸۸ص. مصور.
فروست:	دانشگاه شهید بهشتی، مرکز چاپ و انتشارات؛ ۶۶۱.
شابک:	۹۷۸ ۹۶۴ ۴۵۷ ۳۹۵۸
وضعیت فهرست‌نویسی:	فیپا
یادداشت:	کتابنامه.
موضوع:	مدارهای مجتمع - مجتمع‌سازی در مقیاس بسیار بزرگ - طرح و ساختمان - راهنمای آموزشی (عالی)؛ Integrated circuits - Very large scale integration - Design and construction - Study and teaching (Higher)؛ مدارهای مجتمع - مجتمع‌سازی در مقیاس بسیار بزرگ - آزمون‌ها و تمرین‌ها (عالی)؛ Integrated circuits - Very large scale integration - Design and construction - Examinations, questions, etc. (Higher)
شناسه افزوده:	معیری، محمدحسین، ۱۳۶۲ -
شناسه افزوده:	ناوی، کیوان، ۱۳۴۰ -
شناسه افزوده:	دانشگاه شهید بهشتی، مرکز چاپ و انتشارات
شناسه افزوده:	Shahid Beheshti University. Printing & Publishing Center
رده‌بندی کنگره:	TK۷۸۷۴/۷۵/۲م۴ ۱۳۹۶
رده‌بندی دیوبی:	۶۲۳/۹۵
شماره کتابشناسی ملی:	۴۸۹۰۴۱۰

کد ناشر ۱۰۰۱۷۳۴

www.pub.sbu.ac.ir  
unipress@mail.sbu.ac.ir

## فهرست مطالب

پیشگفتار.....	یازده
فهرست نشانه‌های اختصاری.....	سیزده
<b>فصل اول: ترانزیستورهای MOSFET و منطق CMOS.....</b>	
۱.۱. ترانزیستورهای MOSFET.....	۱
۲.۱. منطق CMOS.....	۴
۳.۱. ترانزیستور عبور و دروازه‌های انتقال.....	۶
۴.۱. دروازه‌های سه‌حالتی.....	۱۱
۵.۱. تسهیم‌کننده.....	۱۳
۶.۱. لچ‌ها و فلیپ‌فلاپ‌ها.....	۱۵
۷.۱. خلاصه فصل.....	۱۸
۸.۱. منابع.....	۲۰
<b>فصل دوم: فرایند ساخت CMOS و طراحی چینش.....</b>	
۱.۲. برش وارونگر از پهلوی.....	۲۱
۲.۲. فرایند ساخت.....	۲۲
۳.۲. قوانین طراحی چینش.....	۲۷
۴.۲. نمودار میله‌ای.....	۳۰
۵.۲. خلاصه فصل.....	۳۲
۶.۲. منابع.....	۳۲
<b>فصل سوم: مباحث متفرقه درباره ترانزیستورها.....</b>	
۱.۳. خازن‌ها.....	۳۳
۲.۳. جریان.....	۳۴
۳.۳. تغییرات در ولتاژ آستانه.....	۳۵
۴.۳. تأثیر دما.....	۳۵
۵.۳. نشستی.....	۳۶
۶.۳. اثر نرخ بتا.....	۳۷
۷.۳. خلاصه فصل.....	۳۸

۳۹	۸.۳ منابع
۴۱	فصل چهارم: تأخیر
۴۱	۱.۴ تعاریف اولیه
۴۲	۲.۴ تأخیر RC
۴۳	۳.۴ تأخیر انتشار در وارونگر
۴۵	۴.۴ مقاومت و خازن معادل
۴۶	۵.۴ مدل تأخیر المور
۵۱	۶.۴ مدل تأخیر خطی
۵۲	۷.۴ تلاش منطقی
۵۳	۸.۴ تأخیر مزاحم
۵۵	۹.۴ تلاش منطقی و اندازه ترانزیستور
۵۵	۱۰.۴ تأخیر در یک دروازه منطقی
۵۶	۱۱.۴ تأخیر در شبکه‌های منطقی چندطبقه‌ای (چندمرحله‌ای)
۶۱	۱۲.۴ انتخاب بهترین تعداد طبقه
۶۳	۱۳.۴ خطوط میان‌ارتباطی
۶۷	۱۴.۴ تکرارکننده
۶۹	۱۵.۴ خلاصه فصل
۷۰	۱۶.۴ منابع
۷۱	فصل پنجم: مصرف توان و انرژی
۷۱	۱.۵ مصرف توان
۷۴	۲.۵ مصرف توان ایستا
۸۰	۳.۵ مصرف توان پویا
۸۳	۴.۵ احتمال سوئیچ کردن
۸۵	۵.۵ بهینه‌سازی انرژی- تأخیر
۸۵	۶.۵ حداقل انرژی
۸۷	۷.۵ حداقل حاصل ضرب انرژی- تأخیر
۸۸	۸.۵ حداقل انرژی با محدودیت در تأخیر
۸۸	۹.۵ خلاصه فصل
۸۹	۱۰.۵ منابع
۹۱	فصل ششم: تأخیر در خانواده‌های اساسی مدارهای منطقی
۹۲	۱.۶ CMOS ایستا

۹۵.....	۲.۶. تأثیر ترتیب ورودی‌ها در تأخیر.....
۹۶.....	۳.۶. دروازه‌های با مشخصهٔ اریب‌دار.....
۹۸.....	۴.۶. مدارهای نسبتی.....
۹۹.....	۱.۴.۶. شبه‌nMOS.....
۱۰۱.....	۵.۶. مدارهای CMOS دسته‌ای.....
۱۰۲.....	۶.۶. مدارهای منطق سوئیچی ولتاژ کسکد (CVSL).....
۱۰۵.....	۷.۶. مدارهای منطق سورس کوپل (SCL).....
۱۰۵.....	۸.۶. مدارهای پویا.....
۱۰۹.....	۹.۶. منطق دومینو.....
۱۱۰.....	۱۰.۶. منطق دومینوی دو ریلی.....
۱۱۲.....	۱۱.۶. منطق دومینوی NP.....
۱۱۳.....	۱۲.۶. نگهدارنده.....
۱۱۴.....	۱۳.۶. ادوات پیش‌شارژ ثانویه.....
۱۱۵.....	۱۴.۶. تلاش منطقی مسیرهای پویا.....
۱۱۷.....	۱۵.۶. خلاصهٔ فصل.....
۱۱۸.....	۱۶.۶. منابع.....
۱۱۹.....	<b>فصل هفتم: خانوادهٔ منطقی BiCMOS.....</b>
۱۱۹.....	۱.۷. مدارهای BiCMOS.....
۱۲۷.....	۲.۷. مدارهای BiCMOS با شبه‌نوسان کامل.....
۱۳۱.....	۳.۷. وارونگرهای BiCMOS نوسان کامل.....
۱۳۳.....	۴.۷. خلاصهٔ فصل.....
۱۳۵.....	<b>فصل هشتم: مدارهای خازنی-مقاومتی.....</b>
۱۳۵.....	۱.۸. مدارهای مقاومتی.....
۱۴۱.....	۲.۸. مدارهای خازنی.....
۱۴۹.....	۳.۸. خلاصهٔ فصل.....
۱۵۱.....	<b>فصل نهم: مدارهای مد جریان.....</b>
۱۵۱.....	۱.۹. آینهٔ جریان.....
۱۵۵.....	۲.۹. مدارهای آشکارساز ولتاژ آستانه.....
۱۶۷.....	۳.۹. مدارهای تفریق‌کننده مد جریان با استفاده از آشکارساز آستانه.....
۱۷۱.....	۴.۹. مدارهای BiCMOS مد جریان.....
۱۷۲.....	۵.۹. خلاصهٔ فصل.....

۱۷۳	فصل دهم: دروازه‌های سه‌حالتی
۱۸۳	۱.۱۰. خلاصه فصل
۱۸۵	فصل یازدهم: مدارهای پل
۱۹۴	خلاصه فصل
۱۹۵	فصل دوازدهم: طراحی مدارهای ترتیبی
۱۹۶	۱.۱۲. مدارهای ترتیبی ایستا
۱۹۶	۲.۱۲. روش‌های ترتیبی
۲۰۰	۳.۱۲. محدودیت‌های حداکثر تأخیر
۲۰۵	۴.۱۲. محدودیت‌های حداقل تأخیر
۲۰۸	۵.۱۲. استقرار زمان
۲۱۱	۶.۱۲. انحراف کلاک
۲۱۴	۷.۱۲. خلاصه فصل
۲۱۵	۸.۱۲. منابع
۲۱۷	فصل سیزدهم: معرفی و مرور نانوادوات الکترونیکی نوپدید
۲۱۸	۱.۱۳. ترانزیستورهای اثر میدانی نانولوله کربنی
۲۱۸	۱.۱.۱۳. ساختار ترانزیستورهای اثر میدانی نانولوله کربنی
۲۲۳	۲.۱.۱۳. مشخصه‌های CNTFET شبه‌ماسفت
۲۲۶	۳.۱.۱۳. بررسی خازن‌ها و مقاومت‌های CNTFET
۲۳۰	۴.۱.۱۳. مقایسه کارایی MOSFET و CNTFET در ابعاد نانو
۲۳۳	۵.۱.۱۳. ساخت CNTFET به‌صورت سازگار با VLSI
۲۳۸	۲.۱۳. ترانزیستورهای اثر میدانی نانونوار گرافنی
۲۴۰	۱.۲.۱۳. ترانزیستورهای نانونوار گرافنی
۲۴۳	۳.۱۳. ترانزیستورهای تک‌الکترونی (SET)
۲۴۸	۱.۳.۱۳. مزایای ترانزیستورهای تک‌الکترونی
۲۴۹	۲.۳.۱۳. معایب ترانزیستورهای تک‌الکترونی
۲۵۰	۴.۱۳. آتاماتای سلولی نقطه-کوانتومی (QCA)
۲۵۰	۱.۴.۱۳. سلول کوانتومی دودویی
۲۵۵	۲.۴.۱۳. ساخت و مسائل فیزیکی
۲۵۷	۵.۱۳. الکترونیک مولکولی
۲۶۱	۱.۵.۱۳. دیودهای مولکولی
۲۶۱	۲.۵.۱۳. دیودهای مولکولی یک‌سوساز
۲۶۴	۳.۵.۱۳. دیودهای مولکولی تشدیدشده



۲۶۵	..... ۴.۵.۱۳. دروازه‌های منطقی مولکولی
۲۶۷	..... ۵.۵.۱۳. ترانزیستور مولکولی حلقهٔ بنزنی
۲۷۰	..... ۶.۱۳. خلاصهٔ فصل
۲۷۳	..... فصل چهاردهم: مثال‌ها و تست‌ها
۲۸۸	..... ۱.۱۴. جواب مثال‌ها و تست‌ها
	<b>پیوست اول: آشنایی با روند طراحی، رسم چینش و استخراج عناصر مزاحم مدار با ابزار Cadence Virtuoso</b>
۳۰۹	..... شبیه‌سازی شماتیک مدار NOT در محیط Cadence
۳۰۹	..... طراحی چینش مدار NOT در محیط نرم‌افزار Cadence Virtuoso
۳۲۳	..... استخراج خازن‌ها و مقاومت‌های مزاحم چینش و شبیه‌سازی مدار با در نظر گرفتن این عناصر
۳۴۶	.....
۳۵۳	..... <b>پیوست دوم: آشنایی با شبیه‌سازی مدار با نرم‌افزار HSPICE</b>
۳۵۳	..... مروری بر نحوهٔ باز کردن یک کد sp. اجرای آن و مشاهدهٔ نتایج
۳۶۳	..... منابع
۳۶۷	..... واژه‌نامهٔ فارسی - انگلیسی
۳۷۵	..... واژه‌نامهٔ انگلیسی - فارسی
۳۸۳	..... نمایه

## فهرست نشانه‌های اختصاری

$b_{out}$	Borrow out
CNT	Carbon Nanotube
CNTFET	Carbon Nanotube Field Effect Transistor
CVD	Chemical Vapor Desposition
CVSL	Cascode Voltage Switch Logic
DCVSL	Differential Cascode Voltage Switch Logic
EDP	Energy-delay product
GNRFET	Graphene NanoRibbon Field Effect Transistors
HOMO	Highest Occupied Molecular Orbital
LTG	Linear Threshold Gate
LUMO	Lowest Unoccupied Molecular Orbital
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
MWCNT	Multi-walled CNT
NTI	Negative Ternary Inverter
PDP	Power-delay product
PTI	Positive Ternary Inverter
QCA	Quantum-dot Cellular Automata
RTD	Resonant Tunneling diode
SCL	Source Coupled Logic
SED	Single Electron Device
SEM	Scanning electron microscope
SET	Single Electron Transistor
STI	Standard Ternary Inverter
SWCNT	Single-walled CNT
ULSI	Ultra Large Scale Integration
VTC	Voltage Transfer Characteristics

## پیشگفتار

با پیشرفت روزافزون علم و صنعت در حوزه نیمه‌هادی‌ها و کاهش اندازه ویژگی<sup>۱</sup> و متعاقباً افزایش پیچیدگی مدارها و سیستم‌های الکترونیکی، به‌کارگیری سیستم بر تراشه<sup>۲</sup> به امری ضروری برای افزایش کارآمدی و کاهش هزینه ساخت و تولید تراشه‌ها مبدل شده است. از این‌رو، شناخت دقیق روش‌های تحلیل و طراحی و بهینه‌سازی مدارهای مجتمع بسیار پرتراکم<sup>۳</sup> و نیز طراحی و بهینه‌سازی چینش<sup>۴</sup> این مدارها از اهمیت بسیاری برخوردار است. مهندس ماهر در حوزه‌های الکترونیک و سخت‌افزار باید به حدی از توانایی و مهارت برسد که بتواند، بدون اتکای صرف و همیشگی به ابزارهای طراحی و شبیه‌سازی کامپیوتری، رفتار یک مدار مجتمع و کارایی و نقاط قوت و ضعف آن را ارزیابی و با دیگر مدارها مقایسه کند. باتوجه‌به موارد ذکر شده، ضرورت تدوین کتاب مرجعی کامل و جامع برای دروس VLSI و VLSI پیشرفته، منطبق با سرفصل‌های مصوب آموزش عالی، که مفاهیم پایه تا پیشرفته طراحی و ارزیابی مدارهای VLSI را پوشش دهد، آشکارا حس می‌شود.

برخی فصل‌های این کتاب، که عموماً مباحث عمومی مرتبط با VLSI را پوشش می‌دهند، از کتاب مرجع *CMOS VLSI Design* اثر ان‌اچ‌ای وست<sup>۵</sup> و دی‌ام هریس<sup>۶</sup> برگرفته شده است. از این نمونه‌ها می‌توان به اصول عملکرد ترانزیستورهای MOS و اثرات کانال کوتاه و غیرایده‌آل آن‌ها، طراحی مدارهای ترکیبی ایستا و پویا، طراحی مدارهای ترتیبی و مباحث پیشرفته مرتبط با آن، ارزیابی و بهینه‌سازی تأخیر و توان و نیز طراحی و بهینه‌سازی چینش مدارهای مجتمع دیجیتال اشاره کرد.

اما، علاوه بر مباحث مرسوم و کلاسیک گفته شده، مباحث مهم دیگری نیز در این کتاب ارائه و به‌خوبی پوشش داده خواهد شد که، با وجود اهمیت زیاد، در مراجع دیگر کمتر درباره آن‌ها بحث و موشکافی شده است. این موضوعات شامل طراحی و بهینه‌سازی مدارهای BiCMOS، مدارهای منطقی دیجیتال مبتنی بر شبکه‌های مقاومتی-خازنی و آشکارسازهای آستانه، مدارهای مُد جریان CMOS و BiCMOS، مدارهای سه‌حالتی پیشرفته و مدارهای پل CMOS هستند. این مباحث از ثمرات سال‌ها تدریس و تحقیق آقای دکتر کیوان ناوی در دانشگاه‌ها و مراکز علمی معتبر ایران است. شایان ذکر است بیش از ۶۰ درصد مطالب کتاب تألیف و حدود ۴۰ درصد آن از کتاب وست و هریس ترجمه شده است.

- 
1. feature size
  2. system on chip (SoC)
  3. Very Large Scale Integrated (VLSI) circuits
  4. layout
  5. N.H.E. Weste
  6. D.M. Harris

همچنین، به منظور تمرین و خودآزمایی و کسب آمادگی بیشتر برای دانشجویان عزیز، فصلی شامل پرسش‌های چهارگزینه‌ای مهم، که غالب آن‌ها پرسش‌های دروس VLSI و VLSI پیشرفته‌آزمون دکتری در رشته مهندسی کامپیوتر است، به همراه پاسخ تشریحی کامل در این کتاب آورده شده است.

اما یکی از بخش‌های مهم و جالب این کتاب معرفی و بررسی ساختار و عملکرد ادوات الکترونیکی نانومتری است. با کوچک‌شدن ابعاد فناوری MOSFET در ابعاد نانومتری، بروز مشکلات و چالش‌های مهمی نظیر افزایش چشمگیر جریان‌های نشتی، اثرات کانال کوتاه، افت محسوس کنترل گیت در ترانزیستورها و تغییرات شدید فرایند، که در این کتاب تا حدودی بررسی می‌شود، پیشرفت این فناوری را با محدودیت‌های جدی‌ای روبه‌رو ساخته است. از این‌رو، محققان در دانشگاه‌های معتبر دنیا در حال انجام‌دادن تحقیقاتی گسترده و امیدوارکننده بر ادوات نانومتری جایگزین MOSFET هستند. از مهم‌ترین دستاوردهای جدید در این زمینه ساخت نخستین پردازنده مبتنی بر نانولوله‌های کربنی در دانشگاه استنفورد است که نتایج حاصل از آن در مجله *Nature* در سال ۲۰۱۴ به چاپ رسیده است. با توجه به موارد ذکرشده، آشنایی پژوهشگران و مهندسان الکترونیک و سخت‌افزار با این ادوات نانومتری نوظهور امری بسیار ضروری به نظر می‌رسد. در این کتاب، در یک فصل به‌طور جامع ساختار و ویژگی‌های این ادوات شامل ترانزیستورهای نانولوله کربنی (CNTFET)، ترانزیستورهای اثر میدانی نانونوار گرافنی (GNRFET)، آتاماتای سلولی نقطه کوانتومی (QCA)، ترانزیستورهای تک‌الکترونی (SET) و ادوات مولکولی مبتنی بر حلقه‌های بنزنی بحث و بررسی می‌شود.

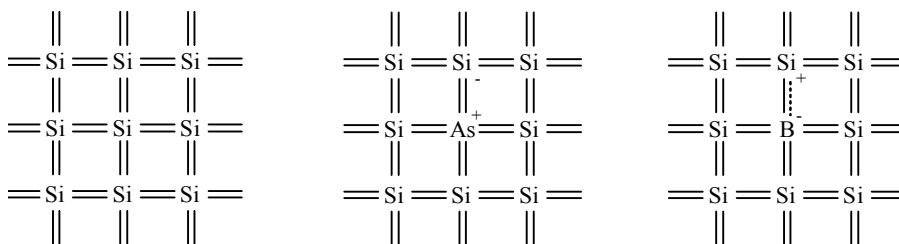
علاوه بر این، در پیوست‌های انتهای کتاب، خودآموز طراحی و ارزیابی اولیه چینش سلول‌ها با استفاده از ابزار صنعتی Virtuoso شرکت Cadence در اختیار خوانندگان محترم قرار گرفته است. این خودآموز به‌صورت گام‌به‌گام، همراه با عکس و توضیح کامل، مراحل اولیه و مهم طراحی و ارزیابی چینش یک مدار را شرح می‌دهد. همچنین، خودآموز اولیه شبیه‌سازی و ارزیابی کارایی مدارهای VLSI، با ابزار HSPICE، با ذکر مثال در این بخش آورده شده است.

امید است این مجموعه کامل برای دانشجویان و مدرسان محترم در رشته‌های مهندسی الکترونیک و مهندسی کامپیوتر مفید واقع شود. در پایان، از همراهی جناب آقای دکتر امید هاشمی‌پور، جناب آقای دکتر سیدحسین پیشگر و اعضای محترم آزمایشگاه فناوری نانو و محاسبات کوانتومی و هسته میکروالکترونیک دانشگاه شهید بهشتی بسیار سپاسگزاریم.

## فصل اول: ترانزیستورهای MOSFET و منطق CMOS

### ۱.۱. ترانزیستورهای MOSFET<sup>۱</sup>

نیمه‌هادی سیلیکون (Si) اصلی‌ترین ماده در تولید مدارهای مجتمع است. سیلیکون خالص دارای شبکه‌ای سه‌بُعدی از اتم‌هاست. سیلیکون در گروه اتم‌های چهارظرفیتی قرار دارد؛ بنابراین، همان‌طور که در شکل ۱.۱ مشخص است، هر اتم آن با چهار اتم مجاور پیوندهای کوالانسی برقرار می‌کند. در حالت واقعی، شکل آن به‌صورت کریستال مکعبی است، اما برای سهولت در نمایش به‌صورت دو‌بُعدی نشان داده شده است. با آنکه هر چهار اتم والانس آن در پیوند شرکت می‌کند، ولی هدایت ضعیفی دارد. با تزریق ناخالصی‌هایی می‌توان این هدایت ضعیف را تقویت کرد. آرسنیک یکی از این ناخالصی‌هاست که پنج‌ظرفیتی است و پنج اتم والانس دارد. شکل ۳.۱ (ب) نحوه تشکیل پیوند میان آرسنیک و سیلیکون را نشان می‌دهد. از آنجایی که یک الکترون آزاد در شبکه وجود دارد، رسانایی آن بیشتر از سیلیکون خالص خواهد بود. به این شبکه، نیمه‌هادی نوع n می‌گویند که دلیل آن وجود بارهای منفی آزاد در شبکه است.



شکل ۱.۱. شبکه سیلیکون و اتم‌های ناخالصی

1. metal oxide semiconductor field effect transistor